

Architettura degli elaboratori – A.A. 2018–2019

Homework reti

1 Reti combinatorie

Fornire l'espressione in somma di prodotti delle reti combinatorie che calcolano le seguenti funzioni:

1. $f(x, y) = (x > y)$ con x e y valori da 2 bit (vero vale 1, falso vale 0)
2. $f(x) = x$ é potenza di 2 con x da 8 bit
3. $f(x) =$ vero se e solo se i bit k e $k + 1$ hanno lo stesso valore, per $k \in [0, 6]$ con x da 8 bit $(x_7x_6 \dots x_1x_0)$

2 Algebra booleana

Semplificare le seguenti espressioni dell'algebra booleana, dove per semplificare si intende ottenere un'espressione sintatticamente piú compatta:

1. $\bar{x}_1x_2\bar{x}_3 + x_1x_2\bar{x}_3 + x_1\bar{x}_2x_3 + \bar{x}_1\bar{x}_2x_3$
2. $\bar{x}_1\bar{x}_2\bar{x}_3\bar{x}_4 + \bar{x}_1x_2\bar{x}_3\bar{x}_4 + \bar{x}_1\bar{x}_2x_3\bar{x}_4 + \bar{x}_1x_2x_3\bar{x}_4 + x_1x_2\bar{x}_3x_4 + x_1x_2x_3x_4 + \bar{x}_1x_2x_3x_4 + x_1x_2x_3\bar{x}_4 + x_1\bar{x}_2x_3x_4 + x_1\bar{x}_2x_3\bar{x}_4$

Semplificare le seguenti espressioni dell'algebra booleana, dove per semplificare si intende ottenere un'espressione che, se realizzata con porte logiche con un massimo di 8 ingressi che stabilizzano in $1t_p$, riduce il tempo di stabilizzazione della rete che implementa l'espressione:

1. $\bar{x}_1x_2\bar{x}_3 + \bar{x}_1\bar{x}_2\bar{x}_3$
2. $\bar{x}_2 + \overline{\bar{x}_3\bar{x}_4 + \bar{x}_3x_4}$

3 Automi

Fornire l'automa di Mealy e di Moore che implementa:

1. un riconoscitore delle stringhe $aabb$ sull'alfabeto $\{a, b\}$

2. la funzione che, su un ingresso che può valere -1 o +1, somma gli ingressi ad un contatore modulo 4 che inizialmente vale 0 e restituisce come uscita vero se e solo se il contatore è minore di 3
3. la funzione che, date due variabili d'ingresso a, b booleane calcola una variabile di uscita z booleana pari al il numero di volte che $a == b$ calcolato modulo 2

4 Reti sequenziali

Realizzare le reti sequenziali che implementano

1. la rete di Mealy del punto 1 della domanda precedente
2. la rete di Moore del punto 2 della domanda precedente
3. la rete di Moore e di Mealy del punto 3 della domanda precedente

fornendone anche il ciclo di clock.

5 Componenti standard

Definire mediante componenti standard:

1. una rete sequenziale che calcola per ogni ingresso X:
 - $A + X \rightarrow A$ se e solo se A è pari
 - $A - M[X] \rightarrow A$ se e solo se A è dispari
 - se A è una potenza di due si memorizza anche $A \rightarrow M[X]$

L'uscita della rete è costituita dal valore dell'accumulatore A.

2. una rete sequenziale che esegua somme e sottrazioni fra ingressi e un registro accumulatore interno ($A + X \rightarrow A, A - X \rightarrow A, X - A \rightarrow A$) e che permetta di memorizzare prodotto e risultato della divisione di due ingressi nell'accumulatore ($X * Y \rightarrow A, X / Y \rightarrow A$). La rete produce come uscite il valore dell'accumulatore e un flag che indica se l'accumulatore contiene un valore pari a 0.